

P C T

国際予備審査報告

(法第12条、法施行規則第56条)
[PCT36条及びPCT規則70]

REC'D 06 FEB 2004

WIPO PCT

出願人又は代理人 の書類記号 310200813WO1	今後の手続きについては、国際予備審査報告の送付通知（様式PCT/ IPEA/416）を参照すること。	
国際出願番号 PCT/JP03/06151	国際出願日 (日.月.年) 16.05.2003	優先日 (日.月.年) 05.06.2002
国際特許分類 (IPC) Int.Cl. ⁷ H01L23/50		
出願人 (氏名又は名称) 株式会社ルネサステクノロジ		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条 (PCT36条) の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。
- ☒ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。
(PCT規則70.16及びPCT実施細則第607号参照)
この附属書類は、全部で 12 ページである。
3. この国際予備審査報告は、次の内容を含む。
- I ☒ 国際予備審査報告の基礎
- II ☐ 優先権
- III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
- IV ☒ 発明の単一性の欠如
- V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- VI ☐ ある種の引用文献
- VII ☐ 国際出願の不備
- VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 16.05.2003	国際予備審査報告を作成した日 23.01.2004	
名称及びあて先 日本国特許庁 (IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 坂本 燕昭	4 R 9265
電話番号 03-3581-1101 内線 6738		

I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
 PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

- ☒ 明細書 第 1-45 ページ、 出願時に提出されたもの
 明細書 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
 明細書 第 _____ ページ、 _____ 付の書簡と共に提出されたもの
- ☒ 請求の範囲 第 11-51 項、 出願時に提出されたもの
 請求の範囲 第 _____ 項、 PCT19条の規定に基づき補正されたもの
 請求の範囲 第 _____ 項、 国際予備審査の請求書と共に提出されたもの
 請求の範囲 第 _____ 項、 _____ 付の書簡と共に提出されたもの
- ☒ 図面 第 1/73-73/73 ページ/図、 出願時に提出されたもの
 図面 第 _____ ページ/図、 国際予備審査の請求書と共に提出されたもの
 図面 第 _____ ページ/図、 _____ 付の書簡と共に提出されたもの
- ☐ 明細書の配列表の部分 第 _____ ページ、 出願時に提出されたもの
 明細書の配列表の部分 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
 明細書の配列表の部分 第 _____ ページ、 _____ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出された磁気ディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された磁気ディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列と磁気ディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記書類が削除された。

- ☐ 明細書 第 _____ ページ
☒ 請求の範囲 第 1-10 項
☐ 図面 図面の第 _____ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならない、本報告に添付する。)

IV. 発明の単一性の欠如

1. 請求の範囲の減縮又は追加手数料の納付の求めに対して、出願人は、

- ☒ 請求の範囲を減縮した。
- ☒ 追加手数料を納付した。
- ☐ 追加手数料の納付と共に異議を申立てた。
- ☐ 請求の範囲の減縮も、追加手数料の納付もしなかった。

2. ☐ 国際予備審査機関は、次の理由により発明の単一性の要件を満たしていないと判断したが、PCT規則68.1の規定に従い、請求の範囲の減縮及び追加手数料の納付を出願人に求めないこととした。

3. 国際予備審査機関は、PCT規則13.1、13.2及び13.3に規定する発明の単一性を次のように判断する。

- ☐ 満足する。
- ☒ 以下の理由により満足しない。

I. 請求の範囲11-26, 32-39は、第1電位と第2電位との間に電流経路を有するトランジスタを含んで構成される第1回路部と、第3電位と第4電位との間に電流経路を有するトランジスタを含んで構成される第2回路部とを有する半導体装置に関するものである。

II. 請求の範囲27-30は、第3パッドは、第1ワイヤと第2ワイヤとの間を通過する第3ワイヤにより第1バスバーと接続されている半導体装置に関するものである。

III. 請求の範囲31は、入出力パッド、第1電源パッド、入出力パッド、第2電源パッドの順に配列される半導体装置に関するものである。

IV. 請求の範囲40-43, 46-51は、一対のバスバーそれぞれにアウターリードが連結された半導体装置に関するものである。

V. 請求の範囲44-45は、複数のインナーリードそれぞれの先端およびチップ搭載部と接続するテープ部材を有する半導体装置に関するものである。

そして、これらの五つの発明群が単一の一般的発明概念を形成するように連関している一群の発明であるとは認められない。

4. したがって、この国際予備審査報告書を作成するに際して、国際出願の次の部分を、国際予備審査の対象にした。

- ☐ すべての部分
- ☒ 請求の範囲 11-26, 32-39 に関する部分

V. 新規性、進歩性又は産業上の利用可能性についての法第12条（PCT35条(2)）に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)

請求の範囲 11-26, 32-39 有
請求の範囲 無

進歩性 (IS)

請求の範囲 11-26, 32-39 有
請求の範囲 無

産業上の利用可能性 (IA)

請求の範囲 11-26, 32-39 有
請求の範囲 無

2. 文献及び説明 (PCT規則70.7)

- 文献1:US 6396142 B1(Hitachi,Ltd.)
2:JP 6-37131 A(株式会社日立製作所)
3:US 2002/0053729 A1(KUMIKO Takikawa et al.)
4:JP 6-252328 A(三菱電機株式会社)
5:JP 5-243472 A(日本電気アイシーマイコンシステム株式会社)

請求の範囲11-26, 32-39に記載された発明は、国際調査報告に引用されたいずれの文献にも記載されておらず、当業者にとって自明なものでもない。

請 求 の 範 囲

1. (削除)
2. (削除)

5

10

15

20

25

3. (削除)

4. (削除)

5. (削除)

6. (削除)

5 7. (削除)

8. (削除)

9. (削除)

10. (削除)

10

15

20

25

1 1. 第1電位と第2電位との間に電流経路を有するトランジスタを含んで構成される第1回路部と、

第3電位と第4電位との間に電流経路を有するトランジスタを含んで構成される第2回路部と、

- 5 前記第1回路部へ前記第1電位を供給する第1パッドと、
前記第1回路部へ前記第2電位を供給する第2パッドと、
前記第2回路部へ前記第3電位を供給する第3パッドと、
前記第2回路部へ前記第4電位を供給する第4パッドと、

10 前記第1パッドおよび第2パッドが配列される方向に沿って配置され、複数のインナーリードと前記第1パッド及び第2パッドとの間に配置され、ワイヤにより前記第1パッドと接続され、前記第1電位が供給される第1バスバーと、

前記第1パッドおよび第2パッドが配列される方向に沿って配置され、複数のインナーリードと前記第1パッドおよび第2パッドとの間に配置され、ワイヤにより前記第2パッドと接続され、前記第2電位が供給される第2バスバーと、

15 前記第3パッド及び第4パッドが配列される方向に沿って配置され、複数のインナーリードと前記第3パッドおよび第4パッドとの間に配置され、ワイヤにより前記第3パッドと接続され、前記第3電位が供給される第3バスバーと、

前記第3パッドおよび第4パッドが配列される方向に沿って配置され、複数のインナーリードと前記第3パッドおよび第4パッドとの間に配置され、ワイヤにより前記第4パッドと接続され、前記第4電位が供給される第4バスバーとを有することを特徴とする半導体装置。

25 1 2. 請求の範囲第1 1項記載の半導体装置であって、前記第1バスバーは、前記第1電位が供給される第1インナーリード部を有し、前記第3バスバーは、前記第3電位が供給される第3インナーリード部を有することを特徴とする半導体装置。

1 3. 請求の範囲第1 2項記載の半導体装置であって、前記第2バスバーは、前記第2電位が供給される第2インナーリード部を有し、前記第4バスバーは、前記第4電位が供給される第4インナーリード部を有することを特徴とする半導体装置。

14. 請求の範囲第12項記載の半導体装置であって、前記第2バスバーは、ワイヤにより前記第2電位が供給されるインナーリードと接続され、前記第4バスバーは、ワイヤにより前記第4電位が供給されるインナーリードと接続されていることを特徴とする半導体装置。

5 15. 請求の範囲第11項記載の半導体装置であって、
前記第1回路部へ第5電位を供給する第5パッドと、
前記第1パッド、第2パッドおよび前記第5パッドが配列される方向に沿って配置され、複数のインナーリードと前記第5パッドとの間に配置され、ワイヤにより前記第5パッドと接続され、前記第5電位が供給される第5バスバーとをさらに有することを特徴とする半導体装置。

10 16. 請求の範囲第15項記載の半導体装置であって、
前記第2回路部へ第6電位を供給する第6パッドと、
前記第3パッド、第4パッドおよび前記第6パッドが配列される方向に配置され、複数のインナーリードと前記第6パッドとの間に配置され、ワイヤにより前記第6パッドと接続され、前記第6電位が供給される第6バスバーとをさらに有することを特徴とする半導体装置。

20 17. 請求の範囲第16項記載の半導体装置であって、前記第5バスバーは、ワイヤにより前記第5電位が供給されるインナーリードと接続され、前記第6バスバーは、ワイヤにより前記第6電位が供給されるインナーリードと接続されていることを特徴とする半導体装置。

18. 請求の範囲第11項記載の半導体装置であって、前記第1回路部はデジタル回路、前記第2回路部はアナログ回路であることを特徴とする半導体装置。

19. 請求の範囲第11項記載の半導体装置であって、前記第1および第4パッドを複数有することを特徴とする半導体装置。

25 20. 請求の範囲第11項記載の半導体装置であって、前記第1および第2回路部と前記第1から第4パッドとを含む半導体チップと、前記複数のインナーリードと、前記第1から第4バスバーと、前記ワイヤとは、樹脂により封止されていることを特徴とする半導体装置。

21. 請求の範囲第11項記載の半導体装置であって、前記第2回路部は、前記

第1回路部よりも前記第1および第2バスバーから遠くに配置され、前記第3パッドは前記第2回路部に含まれていることを特徴とする半導体装置。

22. 請求の範囲第11項記載の半導体装置であって、前記第2回路部は、ワイヤにより前記第3パッドと接続し、前記第2回路部へ前記第3電位を供給する第5パッドを含み、前期第1回路部よりも前記第1および第2バスバーから遠くに配置されていることを特徴とする半導体装置。

23. 第1電位と第2電位との間に電流経路を有するトランジスタを含んで構成される第1回路部と、

第3電位と第4電位との間に電流経路を有するトランジスタを含んで構成される第2回路部と、

複数のインナーリードと、

前記第1回路部へ前記第1電位を供給する第1パッドと、

前記第1回路部へ前記第2電位を供給する第2パッドと、

ワイヤにより前記複数のインナーリードのうち第3電位が供給されるインナーリードと接続され、前記第2回路部へ前記第3電位を供給する第3パッドと、ワイヤにより前記複数のインナーリードのうち第4電位が供給されるインナーリードと接続され、前記第2回路部へ前記第4電位を供給する第4パッドと、

前記第1および第2回路部、前記第1および第4パッドを含むチップの外側を周回し、ワイヤにより前記第1パッドと前記複数のインナーリードのうち前記第1電位が供給されるインナーリードに接続される第1リング状バスバーと、

前記第1リング状バスバーの外側を周回し、ワイヤにより前記第2パッドに接続され、前記第2電位が供給されるインナーリード部を有する第2リング状バスバーとを有することを特徴とする半導体装置。

24. 請求の範囲第23項記載の半導体装置であって、

前記第1回路部へ第5電位を供給する第5パッドと、

前記第1および第2回路部、前記第1および第4パッドを含むチップの外側を周回し、ワイヤにより前記第5パッドと前記複数のインナーリードのうち前記第5電位が供給されるインナーリードに接続される第3リング状バスバーとをさらに有することを特徴とする半導体装置。

25. 請求の範囲第23項記載の半導体装置であって、前記第1回路部はデジタル回路、前記第2回路部はアナログ回路であることを特徴とする半導体装置。

26. 請求の範囲第23項記載の半導体装置であって、前記第1および第4パッドを複数有することを特徴とする半導体装置。

5 27. 半導体チップの辺に沿った第1列上に配列する第1および第2パッドと、
前記半導体チップを囲んで配置する複数のインナーリードのうち、第1ワイヤにより前記第1パッドと接続する第1インナーリードと、

前記複数のインナーリードのうち、前記第1インナーリードと隣り合うインナーリードであって、第2ワイヤにより前記第2パッドと接続する第2インナーリードと、

10 前記半導体チップの辺に沿った第2列上であって、前記第1パッドと第2パッドとの間に位置する第3パッドと、

前記半導体チップと前記第1インナーリードおよび第2インナーリードとの間に前記半導体チップの辺に沿って配置される第1バスバーとを有し、

15 前記第3パッドは、前記第1ワイヤと第2ワイヤの間を通過する第3ワイヤにより第1バスバーと接続されていることを特徴とする半導体装置。

28. 請求の範囲第27項記載の半導体装置であって、前記第1および第2パッドは主に信号用のパッドであり、前記第3パッドは主に電源電位を供給するパッドであり、前記第1列は、前記第2列よりも前記半導体チップの端側に配置されていることを特徴とする半導体装置。

20 29. 請求の範囲第27項記載の半導体装置であって、前記第1および第2パッドは主に信号用のパッドであり、前記第3パッドは主に電源電位を供給するパッドであり、前記第1列は、前記第2列よりも前記半導体チップの内側に配置されていることを特徴とする半導体装置。

25 30. 請求の範囲第27項記載の半導体装置であって、前記第1および第2パッドが前記第1列上に繰り返して配置され、前記第3パッドが前記第2列上に繰り返して配置されることにより、千鳥状のパッド配置となることを特徴とする半導体装置。

31. 半導体チップを囲んで配置する複数のインナーリードと、

前記半導体チップの第 1 列上に配列し、ワイヤにより前記複数のインナーリードに接続する複数の入出力パッドと、

前記半導体チップと前記複数のインナーリードとの間に、前記第 1 列の方向に沿って配置し、第 1 電位が供給される第 1 バスバーと、

- 5 前記半導体チップと前記複数のインナーリードとの間に、前記第 1 列の方向に沿って配置し、第 2 電位が供給される第 2 バスバーと、

前記複数の入出力パッドの各々の間に配置され、ワイヤにより前記第 1 および第 2 バスバーと接続する複数の第 1 および第 2 電源パッドとを有し、

- 10 前記入出力パッド、前記第 1 電源パッド、前記入出力パッド、前記第 2 電源パッドの順に配列されることを特徴とする半導体装置。

3 2. 第 1 電位と第 2 電位との間に電流経路を有するトランジスタを含む第 1 回路部と、

第 3 電位と第 4 電位との間に電流経路を有するトランジスタと、降圧回路を含む第 2 回路部と、

- 15 前記第 1 回路部へ前記第 1 電位を供給する第 1 パッドと、

前記第 1 回路部へ前記第 2 電位を供給する第 2 パッドと、

前記降圧回路に配線により接続する第 1 選択パッドと、

前記降圧回路に配線により接続する第 2 選択パッドと、

- 20 前記第 1 および第 2 回路を含む半導体チップを囲むように配置される複数のインナーリードと、

前記半導体チップと前記複数のインナーリードとの間に配置され、ワイヤにより前記第 1 パッドと接続され、前記第 1 電位が供給される第 1 バスバーと、

前記半導体チップと前記複数のインナーリードとの間に配置され、ワイヤにより前記第 2 パッドと接続され、前記第 2 電位が供給される第 2 バスバーと、

- 25 前記半導体チップと前記複数のインナーリードとの間に配置され、ワイヤにより前記第 3 パッドと接続され、前記第 3 電位が供給される第 3 バスバーとを有し

、
ワイヤボンディングにより前記第 1 選択パッドが前記第 1 バスバーと接続された場合は、前記降圧回路が前記第 1 電位を降圧して前記第 3 電位を前記第 2 回路

部へ供給し、

ワイヤボンディングにより前記第 2 選択パッドが前記第 3 バスバーと接続した
された場合は、前記降圧回路を通さずに前記第 3 電位が前記第 3 バスバーから前
記第 2 回路部へ供給されることを特徴とする半導体装置。

- 5 3 3. 第 1 電位と第 2 電位との間に電流経路を有するトランジスタを含んで構成
される第 1 回路部と、

第 3 電位と第 4 電位との間に電流経路を有するトランジスタを含んで構成され
る第 2 回路部と、

複数のインナーリードと、

- 10 前記第 1 回路部へ前記第 1 電位を供給する第 1 パッドと、
前記第 1 回路部へ前記第 2 電位を供給する第 2 パッドと、
前記第 2 回路部へ前記第 3 電位を供給する第 3 パッドと、
前記第 2 回路部へ前記第 4 電位を供給する第 4 パッドと、
前記第 1 および第 2 回路部、前記第 1 および第 4 パッドを含むチップの外周を
15 囲むように配置され、ワイヤにより前記第 1 および第 3 パッドが接続される第 1
リング状バスバーと、

前記第 1 および第 2 回路部、前記第 1 および第 4 パッドを含むチップの外周を
囲むように配置され、ワイヤにより前記第 2 および第 4 パッドが接続される第 2
リング状バスバーとを有し、

- 20 前記第 1 リング状バスバーは、前記第 1 パッドが接続する部分と前記第 3 パッ
ドが接続する部分との間に切り込みが入ることにより電氣的に絶縁され、

前記第 2 リング状バスバーは、前記第 2 パッドが接続する部分と前記第 4 パッ
ドが接続する部分との間に切り込みが入ることにより電氣的に絶縁されることを
特徴とする半導体装置。

- 25 3 4. 請求の範囲第 3 3 項記載の半導体装置であって、

前記第 1 リング状バスバーの前記第 1 パッドが接続する部分は、前記第 1 電位
が供給されるインナーリード部を有し、

前記第 1 リング状バスバーの前記第 3 パッドが接続する部分は、前記第 3 電位
が供給されるインナーリード部を有し、

前記第 1 リング状バスバーの前記第 2 パッドが接続する部分は、前記第 2 電位が供給されるインナーリードとワイヤにより接続され、

前記第 2 リング状バスバーの前記第 4 パッドが接続する部分は、前記第 4 電位が供給されるインナーリードとワイヤにより接続されていることを特徴とする半

5 導体装置。

35. 請求の範囲第 34 項記載の半導体装置であって、

前記第 1 回路部へ第 5 電位を供給する第 5 パッドと、

前記第 2 回路部へ第 6 電位を供給する第 6 パッドと、

10 前記第 1 および第 2 回路部、前記第 1 および第 4 パッドを含むチップの外周を囲むように配置され、ワイヤにより前記第 5 および第 6 パッドが接続される第 3 リング状バスバーとをさらに有し、

前記第 3 リング状バスバーは、前記第 5 パッドが接続する部分と前記第 6 パッドが接続する部分との間に切り込みが入ることにより電氣的に絶縁されることを特徴とする半導体装置。

15 36. 請求の範囲第 35 項記載の半導体装置であって、前記第 3 リング状バスバーの前記第 5 パッドが接続する部分は、前記第 5 電位が供給されるインナーリードとワイヤにより接続され、前記第 3 リング状バスバーの前記第 6 パッドが接続する部分は、前記第 6 電位が供給されるインナーリードとワイヤにより接続されることを特徴とする半導体装置。

20 37. 請求の範囲第 33 項記載の半導体装置であって、前記第 1 回路部はデジタル回路、前記第 2 回路部はアナログ回路であることを特徴とする半導体装置。

38. 請求の範囲第 33 項記載の半導体装置であって、前記第 1 および第 4 パッドを複数有することを特徴とする半導体装置。

39. 請求の範囲第 33 項記載の半導体装置であって、前記第 1 および第 2 回路部と前記第 1 から第 4 パッドとを含む半導体チップと、前記複数のインナーリードと、前記第 1 および第 2 リング状バスバーと、前記ワイヤとは、樹脂により封止されていることを特徴とする半導体装置。

40. 主面および裏面を有する半導体チップと、

複数のインナーリードおよびアウトリードと、

前記半導体チップに沿って配置された一対のバスバーとを有する半導体装置であって、

前記半導体チップは、前記主面上に形成された第1および第2の電源電位用の電極と、

- 5 前記第1の電源電位用の電極を介して一方のバスバーと電気的に接続され、さらに前記第2の電源電位用の電極を介して他方のバスバーと電気的に接続された回路とを有しており、

前記一対のバスバーそれぞれに前記アウトリードが連結され、前記一対のバスバーそれぞれに連結された前記アウトリードが隣接して配置されていることを特徴とする半導体装置。

4 1. 請求の範囲第40項記載の半導体装置であって、前記回路は、アナログ回路もしくは差動アンプ回路であることを特徴とする半導体装置。

4 2. 請求の範囲第41項記載の半導体装置であって、前記アナログ回路は、外部からレファレンスレベルの電位の供給を受けることを特徴とする半導体装置。

- 15 4 3. 主面および裏面を有する半導体チップと、

複数のインナリードおよびアウトリードと、

前記半導体チップに沿って配置された一対のバスバーとを有する半導体装置であって、

前記半導体チップは、前記主面上に形成された第1および第2の電源電位用の

- 20 電極、および信号用の電極と、

前記第1の電源電位用の電極を介して一方のバスバーと電気的に接続され、さらに前記第2の電源電位用の電極を介して他方のバスバーと電気的に接続された回路とを有しており、

前記一対のバスバーそれぞれに前記アウトリードが連結され、前記一対のバスバーそれぞれに連結された前記アウトリードが、前記信号用の電極と電気的に接続されるアウトリードを挟んで相反する側に配置されていることを特徴とする半導体装置。

- 25

4 4. 主面、裏面と、前記主面上に形成された複数の電極を有する半導体チップと、

前記半導体チップの周囲に配列された複数のインナリードと、
前記複数のインナリードのそれぞれに一体に形成された複数のアウトリードと

、
前記複数の電極および複数のインナリードのそれぞれと接続する複数のボンディングワイヤと、

前記半導体チップと接続する板状のチップ搭載部と、

前記複数のインナリードそれぞれの先端および前記チップ搭載部と接続するテーパー部材とを有する半導体装置であって、

前記チップ搭載部は、前記半導体チップの主面より小さいことを特徴とする半導体装置。

45. 主面、裏面と、前記主面上に形成された複数の電極を有する半導体チップと、

前記半導体チップの周囲に配列された複数のインナリードと、

前記複数のインナリードのそれぞれに一体に形成された複数のアウトリードと

、
前記複数の電極および複数のインナリードのそれぞれと接続する複数のボンディングワイヤと、

前記半導体チップと接続する板状のチップ搭載部と、

前記複数のインナリードそれぞれの先端および前記チップ搭載部と接続するテーパー部材とを有する半導体装置であって、

前記チップ搭載部は、前記半導体チップの主面より大きいことを特徴とする半導体装置。

46. 主面および裏面を有する半導体チップと、

複数のインナリードおよびアウトリードと、

前記半導体チップに沿って配置された一対のバスバーと、

前記半導体チップおよび前記複数のインナリードを封止する樹脂封止体とを有する半導体装置であって、

前記一対のバスバーそれぞれに前記アウトリードが連結されていることを特徴とする半導体装置。

47. 請求の範囲第46項記載の半導体装置であって、前記一对のバスバーそれぞれに連結された前記アウトリードは、隣接して配置されていることを特徴とする半導体装置。

48. 請求の範囲第46項記載の半導体装置であって、前記一对のバスバーそれぞれに連結された前記アウトリードは、前記樹脂封止体の角部に配置されていることを特徴とする半導体装置。

49. 請求の範囲第46項記載の半導体装置であって、前記一对のバスバーそれぞれに連結された前記アウトリードは、前記樹脂封止体の側面のリード配列方向の中央に配置されていることを特徴とする半導体装置。

50. 請求の範囲第46項記載の半導体装置であって、前記一对のバスバーそれぞれに連結された前記アウトリードは、前記樹脂封止体の4つの角部に配置されていることを特徴とする半導体装置。

51. 請求の範囲第46項記載の半導体装置であって、前記一对のバスバーそれぞれに連結された前記アウトリードは、前記樹脂封止体の側面の複数箇所から突出していることを特徴とする半導体装置。